

半導体ニュース No.1169A とさしかえてください。

LC7515-CMOS IC テープレコーダ用 5曲 飛び越し選曲回路

LC7515 は テープレコーダに録音された音楽の中から 前後 5曲までの希望曲を飛び越し選出できる CMOS ICである

用途 ・ ラジオカセット、カセットデッキ、カーステレオ の自動飛び越し選曲用。

特長 ・ プリアンプ部、曲間検出部 と 5 曲 飛び越し選曲ロジック部が内蔵されている。

・ 曲間検出時間 と 有曲検出時間が それぞれ外付け CR によって独立して設定でき 曲間部のパルスノイズ や 有曲部の音切れに対し 安定に動作する。

・ 飛び越し曲数のプログラム方式は アップ、ダウン両方向の シリアルセット (エンドレス) である。

・ プログラム曲数の表示は LED 5 個の直接ドライブで行なう。

・ 飛び越し選曲終了時 および 電源投入時は 無プログラム状態となる。 また 外付け回路により 自動 1 曲プログラムも可能 (応用回路例 3, 4 参照)

・ 2 種類のデッキメカニズム (1 飛び越し選曲中ブランジャ off 型, 2 飛び越し選曲中ブランジャ on 型) に 対応できる。

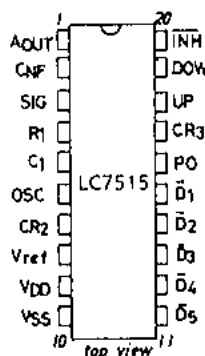
・ 入力感度は $-52\text{ dBm typ (f=10kHz)}$ である。

・ 動作電源電圧が広く ($V_{DD}=5.0\sim 11.0\text{V}$) 消費電流が少ない ($I_{DD}\leq 2.5\text{mA}$)。

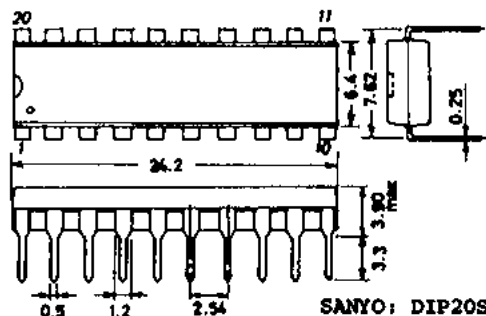
・ 使用パッケージ DIP20S (スリム型)。

絶対最大定格 / $T_a=25^\circ\text{C}$, $V_{SS}=0\text{V}$, 端子名 端子番号				unit
最大電源電圧	$V_{DD\text{ max}}$	V_{DD}	9	$V_{SS}-0.3\sim V_{SS}+12$ V
基準電圧	V_{ref}	V_{ref}	8	$V_{ref}\leq V_{DD}$ $V_{SS}-0.3\sim V_{SS}+11$ V
入力電圧	V_{IN}	CNF, SIG, UP, DOWN, INH	2, 3, 18, 19, 20	$V_{SS}-0.3\sim V_{DD}+0.3$ V
出力電圧	V_{OUT}	AOUT, R1, C1, OSC, CR2, PO, CR3, D1~D5	1, 4, 5, 6, 7, 16, 17, 15~11	出力トランジスタ off $V_{SS}-0.3\sim V_{DD}+0.3$ V
出力電流	I_{OUT}	D1~D5	15~11	30 mA
許容消費電力	$P_d\text{ max}$		$T_a\leq 75^\circ\text{C}$	300 mW
動作周囲温度	T_{opg}			$-30\sim +75^\circ\text{C}$
保存周囲温度	T_{stg}			$-40\sim +125^\circ\text{C}$

ピン配置図



外形図 3021B-D20SIC
(unit: mm)



この資料の応用回路および回路定数は一例を示すもので、量産セットとしての設計を保証するものではありません。

またこの資料は正確かつ信頼するべきものであると確信しておりますが、その使用にあたっては3者の工業所有権その他の権利の実施に対する保証を行なうものではありません。

The application circuit diagrams and circuit constants herein are included as an example and provide no guarantee for designing equipment to be mass-produced. The information herein is believed to be accurate and reliable. However, no responsibility is assumed by SANYO for its use, nor for any infringements of patents or other rights of third parties which may result from its use.

※これらの仕様は、改良などのため変更することがあります。

〒370-05 群馬県大泉町坂田180

三洋電機株式会社 半導体事業本部

許容動作範囲/ $T_a=25^{\circ}\text{C}$, $V_{SS}=0\text{V}$.

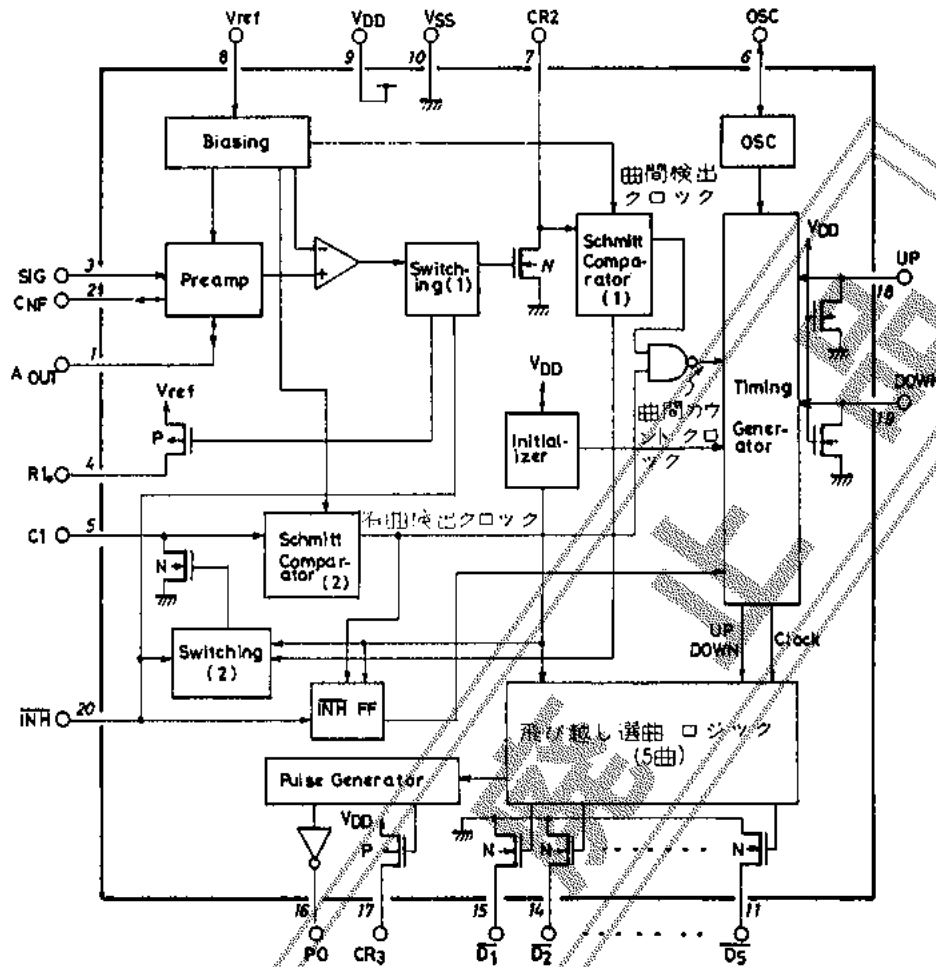
動作範囲 / T _a = 25°C, V _{SS} = 0V.			端子名	端子番号	min	typ	max	unit
電源電圧	VDD	V _{DD}		9	5		11	V
基準電圧	V _{ref}	V _{ref}		8	V _{ref} ≤ VDD	4	11	V
入力「H」レベル電圧	V _{IH}	CR3, UP, DOWN, $\overline{\text{INH}}$		17, 18 19, 20	0.8VDD		VDD	V
入力「L」レベル電圧	V _{IL}	UP, DOWN, $\overline{\text{INH}}$		18, 19, 20	V _{SS}		0.2VDD	V
外付けコンデンサ	CEXT(1)	C1		5		1.0	2.2	μF
	CEXT(2)	CR2, CR3		7, 17		1.0	10	μF
	CEXT(3)	OSC		6		0.01	2.2	μF
	CEXT(4)	CNP		2	0.47	1.0	1.2	μF
	CEXT(5)	AOUT-CNP		1-2	33	36	39	pF
	CEXT(6)	AOUT		1	470	1000	1500	pF
	CEXT(7)	SIG		3		0.1	2.2	μF
外付け抵抗	REXT(1)	R1		4	0	100	430	kΩ
	REXT(2)	CR2		7	0.68	100	430	kΩ
	REXT(3)	CR3		17	1	100	240	kΩ
	REXT(4)	OSC		6	0.68	100	510	kΩ
	REXT(5)	C1		5	0.68	1	10	kΩ
	REXT(6)	AOUT-CNP		1-2	180	240	300	kΩ
	REXT(7)	CNP		2	0.51	1	3	kΩ

電気的特性/ $T_a=25^{\circ}\text{C}$, $V_{SS}=0\text{V}$, $V_{DD}=V_{ref}=5\sim 9\text{V}$.

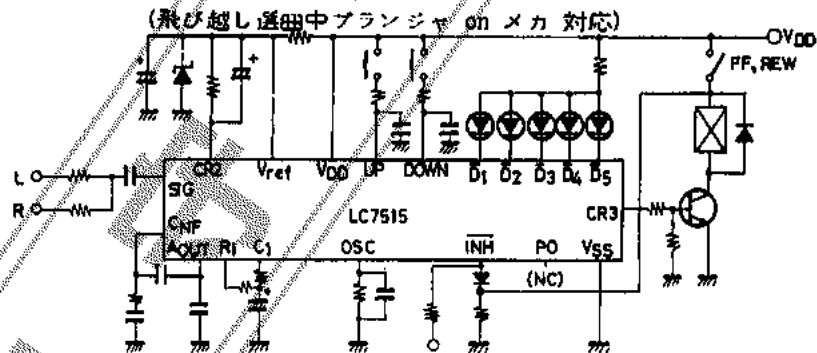
特性 / T _a = 25℃, V _{SS} = 0V, V _{DD} = V _{ref} = 5 ~ 9V.					min	typ	max	unit
入力スレッシュ ド電圧	V _t	SIG	3	GAIN 48 dB, V _{DD} = 5V, f = 10kHz	-55 (1.38)	-52 (1.95)	-49 (2.75)	dB mV
	V _{tL} (1)	CR3	17	V _{DD} = 5 ~ 6V	0.25V _{DD}		0.7V _{DD}	V
	V _{tH}	C1, CR2	5, 7	V _{DD} = 5 ~ 6V	0.5V _{ref} -250		0.5V _{ref} +250	mV
	V _{tL} (2)	C1, CR2	5, 7	V _{DD} = 5 ~ 6V	3/8V _{ref} -250		3/8V _{ref} +250	mV
出力「H」レベル電圧	V _{OH}	PO, OR3	16, 17	I _{OH} = -10mA	V _{DD} - 2.5		V _{DD}	V
出力「L」レベル電圧	V _{OL} (1)	$\overline{\text{DI}} \sim \overline{\text{DS}}$	15 ~ 11	I _{OL} = 25mA	V _{SS}		V _{SS} + 1.9	V
	V _{OL} (2)	PO	16	I _{OL} = 10mA	V _{SS}		V _{SS} + 2.5	V
出力 OFF リーク電流	I _{OFF} (1)	R1, OSC, CR3	4, 6, 17	V _{OUT} = V _{SS}	-5		0	μA
	I _{OFF} (2)	C1, CR2	5, 7	V _{OUT} = V _{DD}	0		5	μA
	I _{OFF} (3)	$\overline{\text{DI}} \sim \overline{\text{DS}}$	15 ~ 11	V _{OUT} = V _{DD}	0		5	μA
出力 ON 抵抗	R _{ON} (1)	C1, CR2	5, 7	V _{DD} = 5V, V _{OUT} = V _{DD}	0		300	Ω
	R _{ON} (2)	R1	4	V _{DD} = 5V, V _{OUT} = V _{SS}	0		1	kΩ
入力インピーダンス	Z _{IN}	SIG	3	CNF : AC 接地, f = 10kHz	100	170	260	kΩ
入力「H」レベル電流	I _{IH} (1)	SIG	3	V _{ref} = V _{DD} = 5V, V _{IN} = V _{DD}	11.5	19.5	32.5	μA
	I _{IH} (2)	UP, DOWN	18, 19	V _{DD} = 5V, V _{IN} = V _{DD}	10	50	100	μA
入力「L」レベル電流	I _{IL} (1)	SIG	3	V _{ref} = V _{DD} = 5V, V _{IN} = V _{SS}	-16	-9.5	-5	μA
入力リーク電流	I _{IH} (3)	$\overline{\text{INH}}$	20	V _{IN} = V _{DD}	0		5	μA
	I _{IL} (2)	$\overline{\text{INH}}$	20	V _{IN} = V _{SS}	-5		0	μA
電源電流	I _{ref}	V _{ref}	8	CR3, OSC = V _{DD} , CNF, INH = V _{SS} , 他は OPEN	0		3	mA
	I _{DD}	V _{DD}	9	CR3, OSC, V _{ref} = V _{DD} CNF, INH = V _{SS} 他は OPEN	0		2.5	mA

(注) 電流の方向(+, 無符号: デバイスへ流れ込む方向, -: デバイスから流れ出る方向).

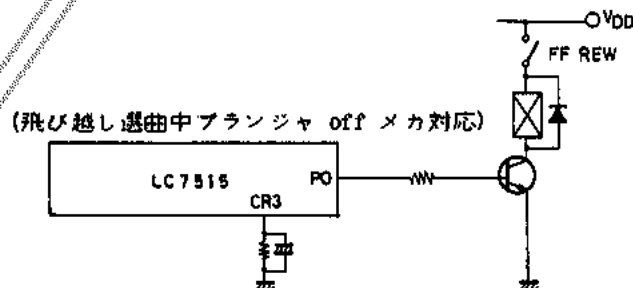
等価回路ブロック図



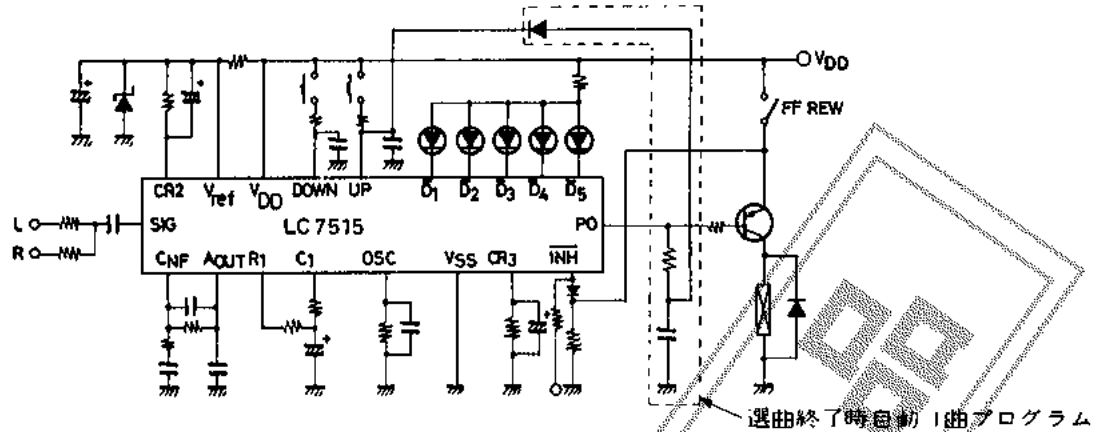
■ 応用回路例 1



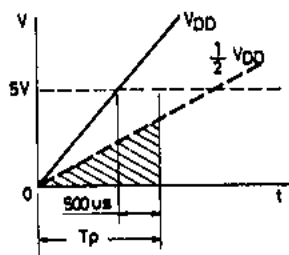
■ 応用回路例 2



■ 応用回路例 3 電源投入時 および 選曲終了時自動 1 曲プログラム (選曲中プランジャ on メカ対応)



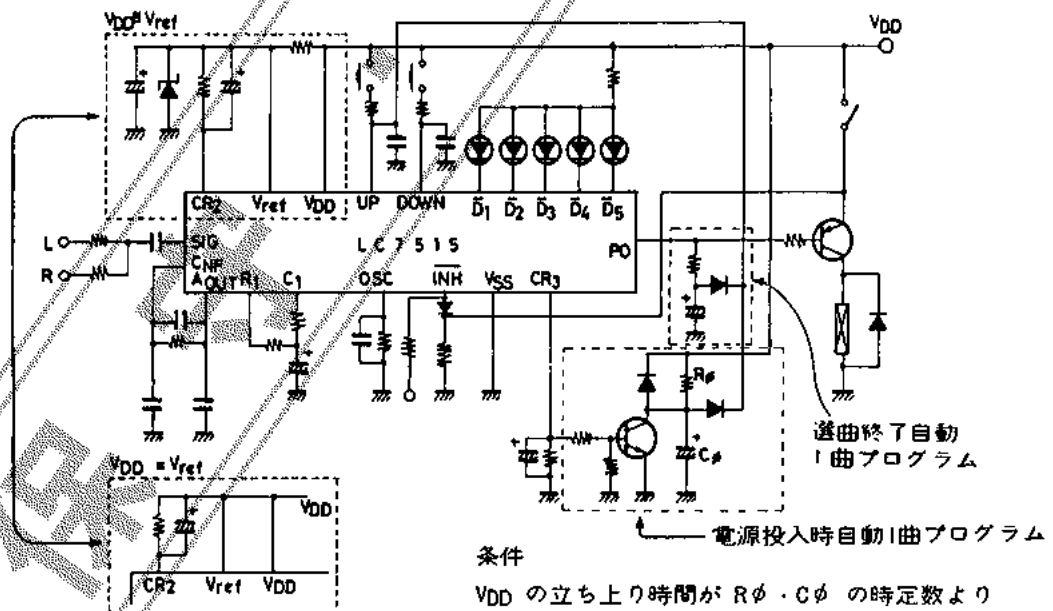
ただしこの場合 V_{DD} と V_{ref} の立ち上がり時の状態は 下記の条件を満たす必要がある。



TP の期間 V_{ref} のレベルが $1/2 V_{DD}$ 以下であること。

※ V_{DD} と V_{ref} の立ち上がり時の状態が $V_{DD} < V_{ref}$ または $V_{DD} = V_{ref}$ の場合は次に示す 応用回路例 4 により 自動 1 曲プログラムを行なうことができる。

■ 応用回路例 4 電源投入時 および 選曲終了時自動 1 曲プログラム (選曲中プランジャ on メカ対応)



条件

V_{DD} の立ち上がり時間が $R\phi \cdot C\phi$ の時定数より十分短いこと。

■ 動作説明

(1) 電源投入

電源投入時の初期設定は 内蔵イニシャル回路により自動的に行なわれ $\overline{\text{INH}} \text{ P} \cdot \text{P}$ がセットされ またタイミング発生回路、飛び越し選曲ロジック部が初期設定される。

(2) 選曲動作の開始

選曲動作は 通電時に $\overline{\text{INH}}$ 端子を「L」レベルから「H」レベルにすることにより開始する。

曲間検出部は ① 曲間より選曲動作を開始した場合 この部分を曲間として検出させないため また ② 曲の頭(有曲部分)から REW 選曲動作を開始した時 この直後の曲間を検出させないために 次のような動作を行なう。

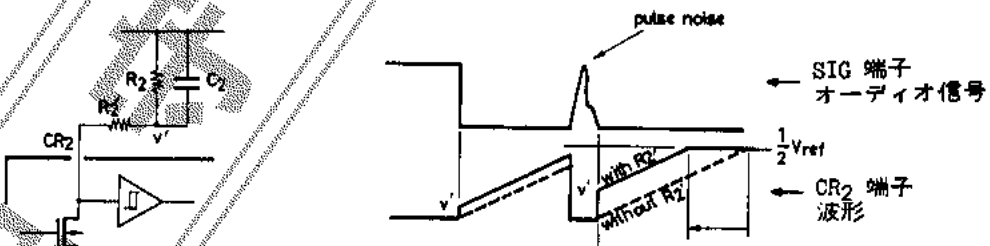
まず 上記 いずれの場合で動作が開始されても CI は ディスチャージされ $\overline{\text{INH}} \text{ P} \cdot \text{P}$ はセットされている。従って ① の場合は この後 オーディオ信号が SIG 端子に入力され RI 端子の P チャネルトランジスタが on 状態となり 外付け抵抗 RI を通じて CI にチャージアップされる。そして チャージアップ電圧が CI 端子の シュミット コンパレータ の判定レベルを越えるとシュミット コンパレータの出力(有曲検出クロック)が「H」レベルとなり $\overline{\text{INH}} \text{ P} \cdot \text{P}$ がリセットされ (3) 項の曲間検出動作が開始される (タイムチャート ④ 期間参照)。

② の場合は 曲の頭(有曲部分)から開始するため CI は直ちに チャージアップされる。しかし CI のチャージアップ電圧が CI・RI の時定数の期間で シュミットコンパレータの判定レベルに達する前に 次の曲間となり CI が CI 端子の 内蔵 N チャネルトランジスタにより ディスチャージされる。このため $\overline{\text{INH}} \text{ P} \cdot \text{P}$ はリセットされず この後は ① と同じ動作によって (3) 項の曲間検出動作に入る。メカ運動スイッチでインヒビット状態の解除を行なう場合 スwitch の オン、オフ信号と $\overline{\text{INH}}$ 端子入力信号間に遅延を必要とすることがあるが $\overline{\text{INH}}$ 端子にシュミットインバータが内蔵されているため外付け積分回路によって簡単に遅延をつけることができる。

(3) 曲間検出動作

SIG 端子から オーディオ信号が入力されると CR2 端子の N チャネルトランジスタが オン状態になり「L」レベルとなる。外付けコンデンサ (C2) はチャージアップされる。テープが曲間部となり オーディオ信号がなくなると CR2 端子の N チャネルトランジスタは オフ状態になる。外付け抵抗 (R2) によるコンデンサ (C2) のディスチャージが開始される。CR2 端子電圧が上昇し 内蔵シュミットコンパレータの判定レベルを越えると シュミットコンパレータ出力(曲間検出クロック)は「H」レベルから「L」レベルに変化して曲間のカウントが行なわれる。(タイムチャート ④→⑤ 参照)。

応用上の注意としては 曲間検出動作中に パルスノイズがあった場合 CR2 端子の N チャネルトランジスタが オン状態になり 外付けコンデンサが瞬時にして 充電され再度 設定された時間の放電時間が必要となり 曲間検出動作が不完全になることが考えられる。これをさけたい場合には 下図のように CR2 端子と外付け C2、R2 の間に抵抗 R2' を挿入することにより 曲間検出時間の改善を図ることができる。



曲間検出時間の改善

また 曲間検出時間 t は下式で算出される。

$$t = C_2 R_2 \ln \left(\frac{1}{1 - \frac{(1/2 V_{ref} \pm 250 \text{mV})}{V_{ref}}} \right)$$

±250mV : シュミットコンパレータ
オフセット

$$t(\text{typ}) = C_2 R_2 \ln 2 = 0.693 C_2 R_2$$

C2 : 外付けコンデンサ容量値 (F)

R2 : " 抵抗値 (Ω)

シュミットコンパレータのオフセット
なしの場合

(4) 有曲検出動作

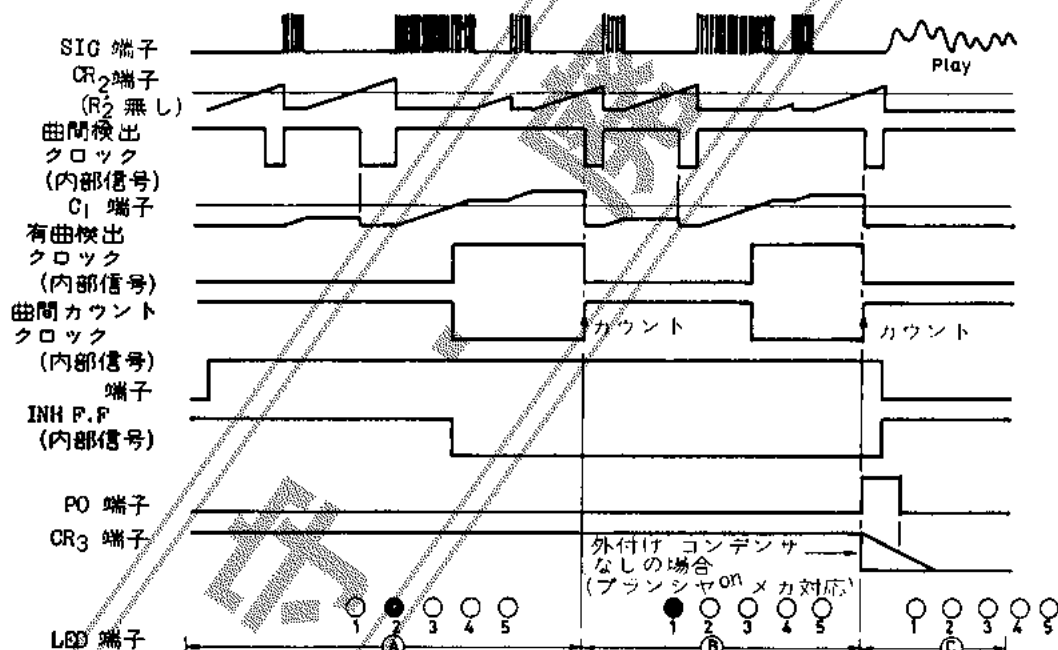
曲間の検出が行なわれると C_1 端子の外付けコンデンサは 次の有曲検出動作に備えディスチャージされ C_1 端子シュミットコンパレータ出力(有曲検出クロック)は「L」レベルとなる。曲間カウントクロックは有曲検出クロック および 曲間検出クロックとの NAND 出力であり また 曲間のカウントは 曲間カウントクロックの「L」→「H」変化時のみ行なわれる。

従って 有曲検出クロックが「L」レベルとなると 曲間検出クロックの状態に無関係に 曲間カウントクロックは「H」レベル状態になり 曲間カウント動作は行なわれなくなる。この状態は C_1, R_1 で決定される期間有曲状態が続き C_1 がチャージアップされ 有曲検出クロックが「H」レベルとなるまで続く。曲間検出クロックが「H」レベルで 有曲検出クロックが「H」レベルになると 曲間カウントクロックは「L」レベルになり 曲間カウント待機状態になる。次の曲間検出でカウント動作が行なわれる。

以上の結果 C_1, R_1 で決定される時間内のパルスノイズは 有曲状態とみなされパルスノイズに続く曲間はカウントされない(パルスノイズ除去動作タイムチャート⑤ 期間参照)。 C_1 のディスチャージは 曲間検出ごとに行なわれるので パルスノイズの間隔が C_2, R_2 で決定される曲間検出時間より短ければパルスノイズが何回あっても C_1 がチャージアップされることがなく パルスノイズを除去できる。

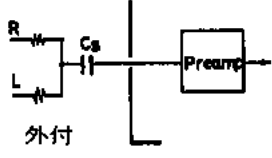
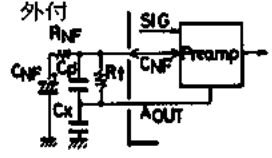
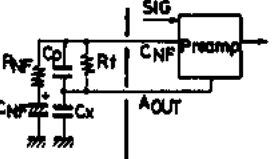
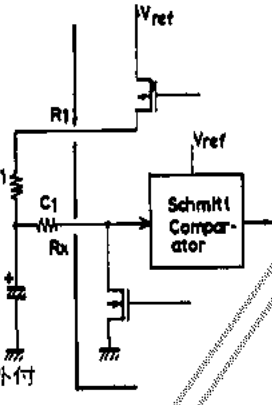
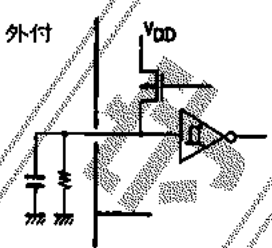
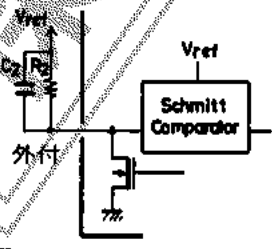
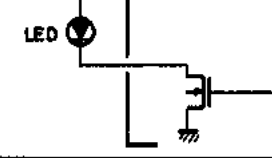
以後 (3)～(4) 項の動作が繰り返される。

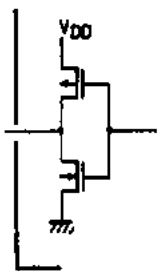
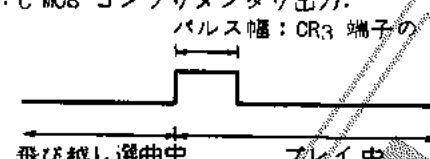
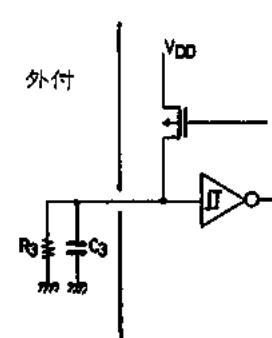
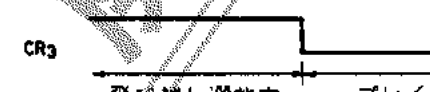
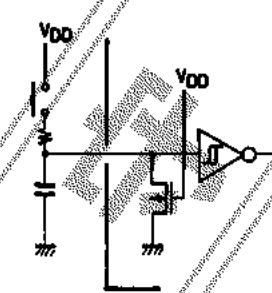
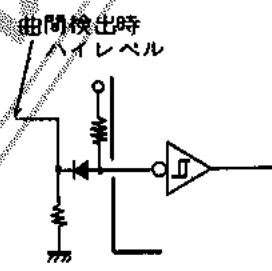
曲間カウント動作 タイミング チャート



端子機能

端子名	端子番号	入出力の形式	端子の説明
VDD	9		・ 電源印加端子
VSS	10		VSS=0V, VDD=5.0~11.0V
Vref	8		・ IC 内部のコンパレータ、シュミットコンパレータの判定レベルの決定 およびプリアンプのバイアス電圧の供給を行う。 ・ R_1 端子 Pチャネル オープンドレイントランジスタのソース電源である。 ・ 飛び越し選曲動作に 精度が要求される場合には IC の外部にてツェナーダイオード等で この端子の電圧を安定化する。

端子名	端子番号	入出力の形式	端子の説明
SIG	3		・曲間検出用オーディオ信号入力端子。 ・プリアンプ (入力インピーダンス 150kΩ typ) が内蔵されており 入力感度は -52dBm (typ) である。 ・端子オープン状態で 3/8Vref (typ) に バイアスされており コンデンサ・カップリング で使用する。
CNF	2		・プリアンプのゲイン設定用端子で GND 間に C, R を接続して AC アンプとして使用する。なお 使用するコンデンサは リーク電流の少ない物がよい。 ・端子オープン状態で 3/8Vref (typ) にバイアスされている。
Aout	1		・プリアンプのゲイン設定用端子で CNF との間に抵抗とコンデンサを接続する。 ・プリアンプの高域減衰量を 設定する端子で GND との間にコンデンサを接続して行なう。
R ₁	4		・有曲期間検出積分回路を形成する 外付抵抗接続。 ・この端子と C1 間に高抵抗を接続することにより 有曲時 抵抗を介して C₁ にチャージされる。 (注) 大入力と小入力時では 有曲検出期間が異なる。 ・Pチャネル オープンドレイン
C ₁	5		・有曲検出積分回路を形成する 外付コンデンサを接続する端子である。 ・シュミットコンパレータが内蔵されており 端子電圧が 1/2Vref を越えた時 有曲検出動作が行なわれる。 ・曲間が検出されるたびに コンデンサはディスチャージされるので 有曲検出積分動作は繰り返し行なわれ曲間のパルスノイズが除去される。 ・ラッチアップ防止のため R_x を推奨。
OSC	6		・内部ロジックを動作させるのに 必要な発振器用外付 C R の接続端子である。 ・発振は曲間カウント時 およびプログラム変更時のみ行なわれ それ以外は停止している。 ・プログラム スイッチ (UP または DOWN) オン後からプログラム変更までの応答時間は 発振周期 (Tosc) の3倍 (3×Tosc) である。 ・CR 時定数を大きくすることにより プログラム SW のチャタリングを除去できる。
CR ₂	7		・曲間検出時間を設定する 外付 CR 用端子である。 ・シュミットコンパレータを内蔵し 端子電圧が 1/2Vref より高くなると 曲間検出動作が行なわれる。 ・曲間検出時間 (t) は下式で算出される。 $t \text{ (typ)} = 0.693 C_2 R_2$ C₂: 外付コンデンサ容量 (F) R₂: 外付け抵抗値 (Ω)
D ₁ D ₂ D ₃ D ₄	15 14 13 12		・プログラム曲数表示 LED ドライバ出力端子である。 ・Nチャネル オープンドレイン出力

端子名	端子番号	入出力の形式	端子の説明
P0	16		- 飛び越し選曲終了後 ポジティブパルスが出力される。そのパルス幅は CR3 端子外付 CR の特定数によって決定される。 - C MOS コンプリメンタリ出力。 パルス幅: CR3 端子の CR で決定 
CR3	17	外付 	- P0 端子の出力パルス幅を決定する 外付 CR 用端子である。 - シュミット型インバータを内蔵した 入出力端子。  - 飛び越し選曲終了時および電源投入時 無プログラム状態応用の場合 飛び越し選曲中プランジヤ ON メカの駆動用出力端子。 この場合は 抵抗のみを接続し コンデンサは使用しない (応用回路例) 参照)  - 曲数がプログラムされると ハイレベル が出力される。 - Pチャンネル オープンドレイン出力。
UP	18		- アップ方向の曲数プログラム設定入力端子。 $\bar{D}_1 \rightarrow \bar{D}_2 \rightarrow \bar{D}_3 \rightarrow \bar{D}_4 \rightarrow \bar{D}_5$ (エンドレス設定) - 内部に プルダウン抵抗と シュミットインバータを内蔵しているため 外付抵抗とコンデンサを付加するだけで チャタリングを除去できる。 - スイッチ入力の立上りで 内部ロジックは作動する。
DOWN	19		- ダウン方向の曲数プログラム設定入力端子。 $\bar{D}_1 \leftarrow \bar{D}_2 \leftarrow \bar{D}_3 \leftarrow \bar{D}_4 \leftarrow \bar{D}_5$ (エンドレス設定) - その他は アップ入力と同じ。
INH	20		- 曲間検出部、有曲検出部の動作をインヒビットするための端子。 - 入力 ローレベル でインヒビット状態となる。 - 通常は飛び越し選曲中のみ インヒビットを解除して使用する。 - インヒビット中でも 曲数プログラムは自由に行われる。 - シュミットインバータおよび インヒビットされたことを記憶する FF を内蔵している。