

DN852

2進—8進デコーダ／Binary to Octuple Decoder

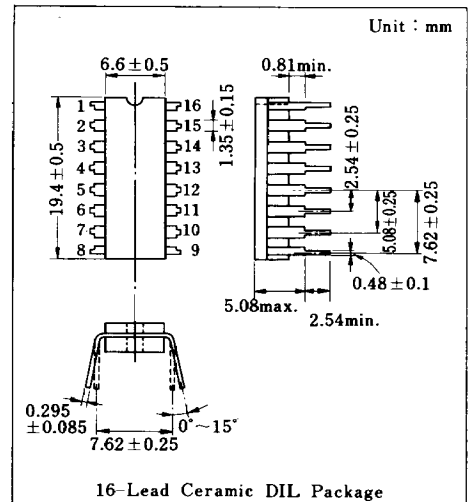
■ 概 要／Description

DN852 は、電子チューナ選局用として設計された半導体集積回路です。

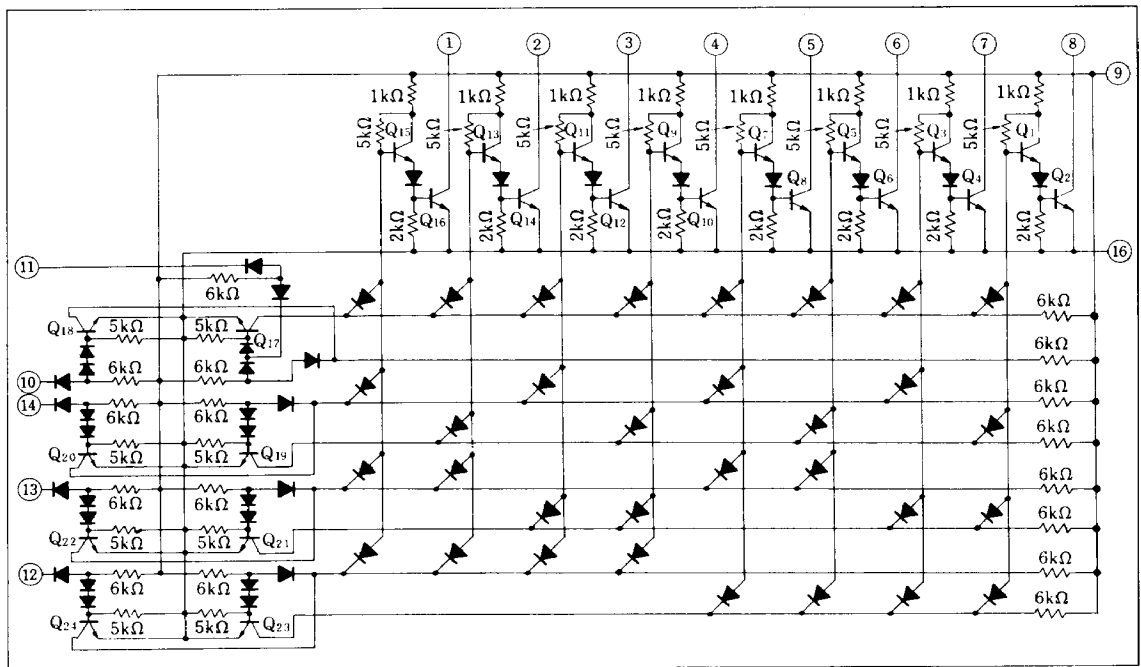
The DN852 is a binary to octuple decoder designed for use as 8 channel switches in electronic tuners.

■ 特 徴

- 35 V までスイッチングができる高耐压のトランジスタを各チャンネルごとに内蔵
- 1 個で 8 チャンネルのスイッチ、2 個で 16 チャンネルのスイッチが可能
- DN852 2 個と DN851 1 個を用いて、16 チャンネルのメモリおよびスイッチの構成が容易に得られる



■ 等価回路／Schematic Diagram



■ 絶対最大定格 / Absolute Maximum Ratings ($T_a = 25^\circ\text{C}$)

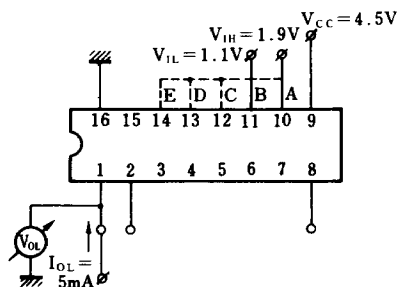
Item			Symbol	Rating		Unit
電 圧	電源電圧		V _{CC}	-0.5~+8		V
	回路電圧	入力電圧	V _{10, 11, 12, 13, 14-16}	-0.5	5.5	V
		出力電圧	V _{1, 2, 3, 4, 5, 6, 7, 8-16}	-0.5	40	V
			V ₉₋₁₆	-0.5	8	V
電 流	回路電流	入力電流	I _{10, I11, I12, I13, I14}	-5	1	mA
		出力電流 (L)	I _{1, I2, I3, I4, I5, I6, I7, I8}	-5	30	mA
		出力電流 (H)	I _{1, I2, I3, I4, I5, I6, I7, I8}	-5	5	mA
			I ₉	-10	70	mA
	電源電流		I _{CC}	70		mA
許容損失			P _D	400		mW
温 度	動作周囲温度		T _{opr}	-20~+75		°C
	保存温度		T _{stg}	-65~+150		°C

■ 電気的特性 / Electrical Characteristics ($T_a = 25^\circ\text{C}$)

Item	Symbol	Test Circuit	Condition	min.	typ.	max.	Unit
出力電圧 ローレベル	V_{OL}	1	$V_{CC} = 4.5\text{V}$, $I_{OL} = 5\text{mA}$, $V_{IH} = 1.9\text{V}$ $V_{IL} = 1.1\text{V}$			0.15	V
出力電流 ハイレベル	I_{OH}	2	$V_{CC} = 4.5\text{V}$, $V_{OH} = 35\text{V}$, $V_{IH} = 1.9\text{V}$ $V_{IL} = 1.1\text{V}$			10	μA
入力電流 ローレベル	I_{IL}	3	$V_{CC} = 5.5\text{V}$, $V_{IL} = 0\text{V}$, $V_{IH} = 4\text{V}$	0		-1.6	mA
入力電流 ハイレベル	I_{IH}	4	$V_{CC} = 5.5\text{V}$, $V_{IH} = 4\text{V}$, $V_{IL} = 0\text{V}$			2	μA
電源電流	I_{CC}	5	$V_{CC} = 5.0\text{V}$, $V_i = \text{open}$			27	mA

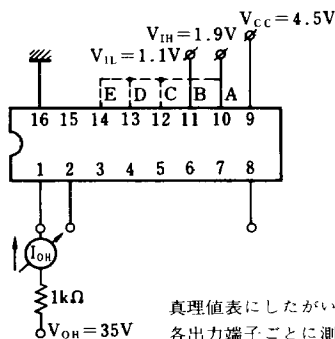
注) 動作電源電圧範囲 $V_{CC(opr)} = 5 \pm 0.5\text{V}$

Test Circuit 1 (V_{OL})



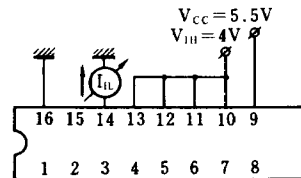
真理値表にしたがい
各出力端子ごとに測定する。

Test Circuit 2 (I_{OH})



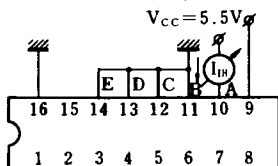
真理値表にしたがい
各出力端子ごとに測定する。

Test Circuit 3 (I_{IL})



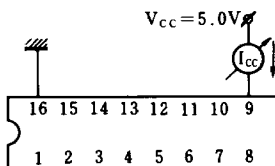
各入力端子ごとに測定する。

Test Circuit 4 (I_{IH})

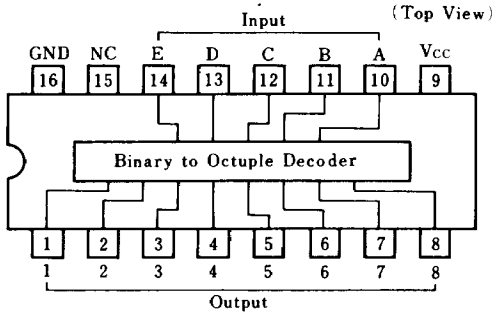


各入力端子ごとに測定する。

Test Circuit 5 (I_{CC})



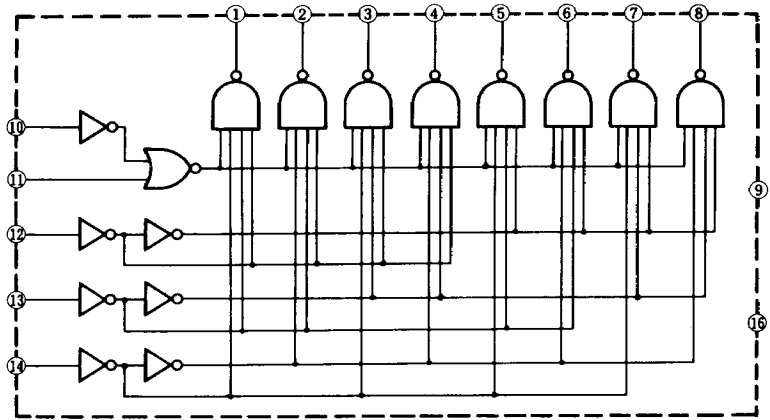
■ 端子接続図／Terminal Connections



■ 入力ロジックレベル／Input Logic Level
($V_{CC}=5V$, $T_a=25^{\circ}C$)

	"L"	"H"
入 力	1.1V _{max.}	1.9V _{min.}

■ ロジック図／Logic Diagram



端子番号	説 明
1	出力 1
2	出力 2
3	出力 3
4	出力 4
5	出力 5
6	出力 6
7	出力 7
8	出力 8
9	V _{CC}
10	入力 A
11	入力 B
12	入力 C
13	入力 D
14	入力 E
15	—
16	GND

■ 真理値表／Truth Table

入力 (端子番号)					出力 (端子番号)							
10 (A)	11 (B)	12 (C)	13 (D)	14 (E)	1	2	3	4	5	6	7	8
L	L	X	X	X	H	H	H	H	H	H	H	H
H	L	L	L	L	L	H	H	H	H	H	H	H
H	L	L	L	H	H	L	H	H	H	H	H	H
H	L	L	H	L	H	H	L	H	H	H	H	H
H	L	L	H	H	H	H	H	L	H	H	H	H
H	L	H	L	L	H	H	H	H	L	H	H	H
H	L	H	L	H	H	H	H	H	H	L	H	H
H	L	H	H	L	H	H	H	H	H	H	L	H
H	L	H	H	H	H	H	H	H	H	H	H	L
X	H	X	X	X	H	H	H	H	H	H	H	H

注) X は H または L のいずれでもよいことを示す。