

VTR用

MN6178, MN6178S

MN6178, MN6178S (暫定)

T-77-07-11

VTR デジタルサーボ用 LSI/Digital Servo LSI for Video tape Recorder

■ 概要

MN6178, MN6178S は、内蔵 ROM データを 1 マスクでマスクプログラムすることにより、多機種の VTR に対応できる汎用デジタルサーボ用 LSI です。

シリンダおよびキャプスタンのデジタル速度/位相比較回路、DA 変換回路 (PWM 出力)、FG 分周回路、PG 分周回路、CTL 分周回路、クロック処理回路、モード選択回路、つなぎ録画処理回路、FM オーディオ録音処理回路などで構成されています。

NTSC 用としてシリンダインタフェース IC AN6346N, キャプスタンインタフェース IC AN6357, AN6357N, AN6359N が準備されています。

■ Description

The MN6178, and MN6178S are digital signal processors for a wide variety of digital servo systems in VTRs.

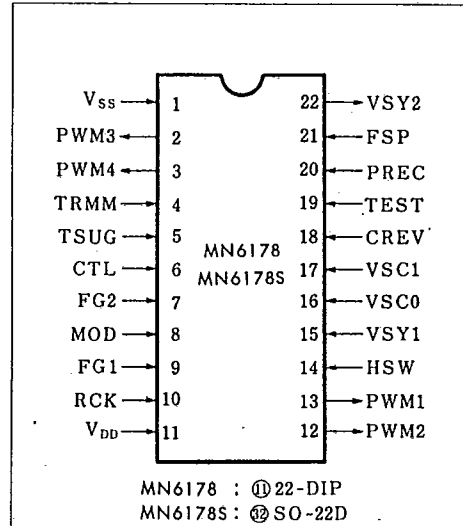
The LSI is composed of a digital speed and phase comparator for the cylinder and capstan motor, a D/A converter, edit-signal processor, and FG/PG/CTL divider circuits.

The digital servo system is a 3-chip configuration, MN6178, a cylinder interface IC AN6346N, and a capstan interface IC AN6357/AN6357N/AN6359N.

■ 特徴

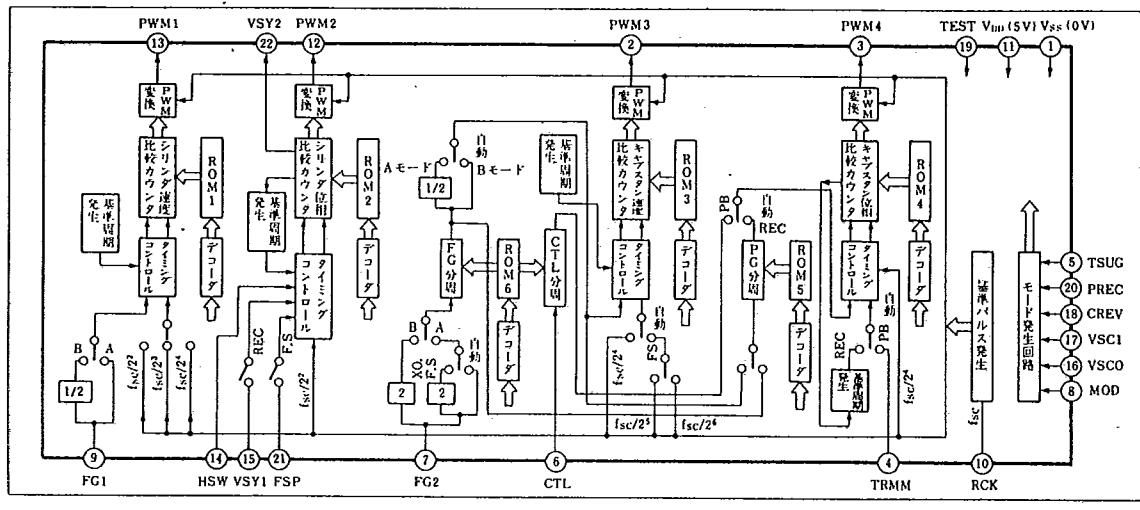
- NTSC 方式または PAL 方式対応
- 早送り再生, 早戻し再生は、最大 15 倍速までの各モード (A/B/C) 種類ずつと、各モード共通の固定倍速を 1 種類。

■ 端子配置図/Pin Assignment



- スティール再生, ファインスロー再生
- つなぎ録画機能
- FM オーディオ録音機能
- 早送り, 早戻し機能
- 電源 5V, 単一電源
- 22ピン・プラスチック DIL パッケージ, および パナフラットパッケージ (SO-22D)

■ ブロック図/Block Diagram



VTR用

MN6178, MN6178S

T-77-07-11

■ 絶対最大定格/Absolute Maximum Ratings (Ta=25°C)

Item	Symbol	Rating	Unit
電源電圧	V _{DD}	-0.3~+8	V
入力電圧	V _I	-0.3~V _{DD} +0.3	V
出力電圧	V _O	-0.3~V _{DD} +0.3	V
動作周囲温度	T _{opr}	-20~+70	°C
保存温度	T _{stg}	-55~+125	°C

■ 動作条件/Operating Conditions V_{SS}=0V, Ta=25°C

Item	Symbol	Condition	min.	typ.	max.	Unit
電源電圧	V _{DD}		4.5	5.0	5.5	V
RCK 入力端子						
クロック周波数	f _{CP(RCK)}					MHz
入力クロック振幅	V _{RCK(Ac)}	AC 結合, Duty 50%, C _{typ} =1000pF	0.4		2.5	V _{P-P}
入力クロック L レベル	V _{RCK(DcL)}	DC 結合, Duty 50%			0.5	V
入力クロック H レベル	V _{RCK(DcH)}	DC 結合, Duty 50%	4.0			V

■ DC 電気的特性/DC Electrical Characteristics

(V_{DD}=5V, V_{SS}=0V, Ta=25±2°C, f_{CP(RCK)}=3.58MHz/NTSC, 4.43MHz/PAL)

Item	Symbol	Condition	min.	typ.	max.	Unit	
電源電流	I _{DD}			35	65	mA	
消費電力	P _d			175	325	mW	
入力端子1	電圧ハイレベル	V _{IH1}	2.4		V _{DD}	V	
	電圧ローレベル	V _{IL1}	V _{SS}		0.8	V	
	入力リーク電流	I _{LK1}	V _{I1} =0~5V		±5	μA	
入力端子2	電圧ハイレベル	V _{IH2}	3.0		V _{DD}	V	
	電圧ローレベル	V _{IL2}	V _{SS}		0.8	V	
	入力リーク電流	I _{LK2}	V _{I2} =0~5V		±5	μA	
入力端子3	電圧ハイレベル	V _{IH3}	3.0		V _{DD}	V	
	電圧ローレベル	V _{IL3}	V _{SS}		0.8	V	
	入力電流	I _{I3}	V _{I3} =0.8V	5		60	μA
入力端子4	電圧ハイレベル	V _{IH4}	3.8		V _{DD}	V	
	電圧中間レベル	V _{IM4}	1.6		2.6	V	
	電圧ローレベル	V _{IL4}	V _{SS}		0.6	V	
	入力リーク電流	I _{LK4}	V _{I4} =0~5V		±5	μA	
入力端子5	電圧ローレベル	V _{IL5}	V _{SS}		0.6	V	
	入力電流	I _{I5}	V _{I5} =4.2V	5		300	μA
入力端子6	入力電流	I _{I6}	V _{I6} =5V/0V	±2.5		±5	μA
出力端子1	電流ハイレベル	I _{OH1}	V _{OH1} =4.0V	-25		μA	
	電流ローレベル	I _{OH2}	V _{OL1} =0.5V	0.2		mA	
出力端子2	電流ハイレベル	I _{OH2}	V _{OH2} =2.5V	-250		μA	
	電圧ローレベル	V _{OL2}	I _{OL2} =0mA			0.4	V

注) 入力端子1 PREC, CREV, VSC0, VSC1

入力端子2 (シュミット入力) FG1, FG2, HSW, FSP, TRMM, CTL, TSUG

入力端子3 (プルハイ付シュミット入力) VSY1

入力端子4 (3値入力) MOD

入力端子5 (プルロウ付3値入力) TEST

入力端子6 RCK

出力端子1 VSY2

出力端子2 (E/Dバッファ) PWM1~PWM4

VTR用

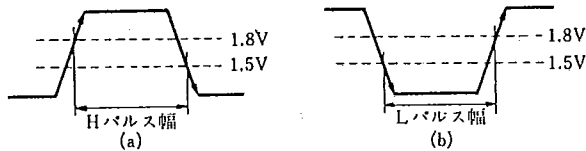
MN6178, MN6178S

T-77-07-11

■ AC 電気的特性 / AC Electrical Characteristics (NTSC/PAL)

Item	Symbol	Condition	min.	typ.	max.	Unit
VSY1 入力 L パルス幅	twvsv1	b	12/9			μs
HSW デューティ	twHSW	a, b		50		%
FSP 入力 H パルス幅	twFSP	a	10			μs
FG1 入力 H パルス幅	twFG1	a	45/36			μs
FG 2 入力 H/L パルス幅	twFG2	a, b	70/56			μs
TRMM 入力 H/L パルス幅	twTRMM	a, b	45/36			μs
CTL 入力 H パルス幅	twCTL	a	10			μs
TSUG 入力 L パルス幅	twTSUG	b	1			ms

VSY1, HSW, FSP, FG1, FG2, TRMM, CTL, TSUG (シュミット入力)



■ ハードウェア機能仕様

項 目		シリンドラ系				キャプスタン系		単位	
		速 度		位 相		速 度	位 相		
PWM 出力		PWM1		PWM2		PWM3	PWM4	—	
ROM 名		ROM1		ROM2		ROM3	ROM4	—	
比 較 カウンタ	クロック周波数	fsc/2 ⁴	fsc/2 ³	fsc/2 ³	fsc/2 ²	スティル、ファイ スロー以外 fsc/2 ⁴	fsc/2 ⁴	Hz	
	ビット数	14		16		11		14	bit
	量子化ビット数	8	9	10		8	10	bit	
PWM 変換	クロック周波数	fsc		fsc		fsc		Hz	
	ビット数	8	9	10		8	10	bit	
	PWM 周波数	fsc/2 ⁸	fsc/2 ⁹	fsc/2 ¹⁰		fsc/2 ⁸	fsc/2 ¹⁰	Hz	

注) fsc : 色副搬送波信号 = frck

fsc = 3.579545 (MHz) / NTSC

= 4.433618 (MHz) / PAL

マスクプログラマブル (下記項目につきましては、上記記載のパラメータのうち、どちらか一方をマスク
選択できるようになっています。)

① シリンドラ速度系の比較カウンタ (量子化ビット数, クロック周波数)

PWM 変換 (ビット数, PWM 周波数)

② キャプスタン速度系の比較カウンタ (クロック周波数)

6932852 PANASONIC INDL ELECTRONIC
VTR用

72C 06549 D www.DataSheet4U.com

MN6178, MN6178S

T-77-07-11

■ 動作モード一覧表

動作モード		MOD	PREC	TSUG	VSCφ	VSC1	CREV	備考	
Aモード	REC NORM	L	H	H	H	L	L		
	AUDIO	L	H	H	L	H	L		
	TSUG	L	H	L	H	L	L		
	PB CUE +Na	L	L	—	H	H	L	FSP 入力(⌈)	
	NOR +1	L	L	—	H	L	L		
	PAUSE ±0	L	L	—	L	L	L		
	FINE SLOW	L	L	—	L	L	L		
	REW -Na	L	L	—	H	H	H		
	CUE or REV, +or-, NFix	L	L	—	L	H	—		
	FF/REW	—	H	—	H	H	—		
	Bモード	REC NORM	M	H	H	H	L	L	
		AUDIO	M	H	H	L	H	L	
		TSUG	M	H	L	H	L	L	
		PB CUE +Nb	M	L	—	H	H	L	FSP 入力(⌈)
NOR +1		M	L	—	H	L	L		
PAUSE ±0		M	L	—	L	L	L		
FINE SLOW		M	L	—	L	L	L		
REV -Nb		M	L	—	H	H	H		
CUE or REV, +or-, NFix		M	L	—	L	H	—		
FF/REW		—	H	—	H	H	—		
Cモード		REC NORM	H	H	H	H	L	L	
		AUDIO	H	H	H	L	H	L	
		TSUG	H	H	L	H	L	L	
		PB CUE +Nc	H	L	—	H	H	L	FSP 入力(⌈)
	NOR +1	H	L	—	H	L	L		
	PAUSE ±0	H	L	—	L	L	L		
	FINE SLOW	H	L	—	L	L	L		
	PB REV -Nc	H	L	—	H	H	H		
	CUE or REV, +or-, NFix	H	L	—	L	H	—		
	FF/REW	—	H	—	H	H	—		

T-77-07-11

■ 端子説明

端子番号	記号	端子名	機能
1	V _{SS}	電源端子	"L"電位入力 (GND)
2	PWM3	キャプスタンサーボ系速度誤差出力	キャプスタンの回転速度誤差を PWM 変換して出力。 RCK を計数して得られる内部基準周期を基準としキャプスタン FG 入力(FG2) の周期と比較し、その誤差を PWM3 から出力することにより、キャプスタンが所望の回転速度となるようにサーボをかける。 PWM 変換クロック周波数: f _{RCK} ただし、f _{RCK} : クロック入力周波数 PWM 変換ビット数 : 8 ビット (≒色副搬送波周期数) PWM 変換周波数 : f _{RCK} /2 ⁸ 3.5795MHz/NTSC 4.433618MHz/PAL
3	PWM4	キャプスタンサーボ系位相誤差出力	キャプスタンの回転位相誤差を PWM 変換して出力。 録画時は RCK を計数して得られる内部基準周期が基準。 再生時はシリンダ位相比較カウンタに同期した外部可変トラッキング信号(TRMM) が基準。 録画時は、上記基準と FG2 を FG 分周および PG 分周して得られる PG 信号との位相差を比較し、その誤差を PWM4 から出力する。再生時は上記再生時基準とテープ上から読み出されるコントロール信号 (CTL) との位相差を比較し、その誤差を PWM4 から出力する。 PWM 変換クロック周波数: f _{RCK} PWM ビット数 : 10 ビット PWM 周波数 : f _{RCK} /2 ¹⁰
4	TRMM	トラッキング入力	トラッキング信号入力。 録画時、固定トラッキングのため、VSY2 に同期した立上りエッジのタイミングが録画コントロールを書くタイミングとなる。 再生時、可変トラッキングのため VSY2 に同期した立下りエッジのタイミングでキャプスタン位相比較カウンタをプリセットし、シリンダ系とキャプスタン系とを同期させている。
5	TSUG	つなぎ録り入力	つなぎ録り制御入力。 ショート巻戻し、ショートストップ、ショートプレイ期間 "L" なるポーズ信号を入力。
6	CTL	コントロールパルス入力	コントロールパルス入力。 再生時、立上りエッジを検出し、キャプスタン位相比較カウンタの位相誤差をサンプリングする構成となっている。
7	FG2	キャプスタン FG 入力	キャプスタン FG 入力。 LSI 内部では周期を計測してキャプスタン速度誤差を取り込む。
8	MOD	記録時間モード切換入力	記録時間モード (3 値入力端子) MOD NTSC PAL "L" 入力: A モード 2H(SP) 3H "M" 入力: B モード 4H(LP) 3H "H" 入力: C モード 6H(SLP) 6H
9	FG1	シリンダ FG 入力	シリンダ FG 信号入力。 LSI 内部では周期を計測してシリンダ速度誤差を取り込む。
10	RCK	基準クロック入力	内部基準周期および動作タイミング発生用クロック。 色副搬送波周波数のクロックを入力。 周波数: 3.579545MHz/NTSC, 4.433618MHz/PAL
11	V _{DD}	電源端子	"H"電位入力 (5V)
12	PWM2	シリンダサーボ系位相誤差出力	シリンダの回転位相誤差を PWM 変換して出力。 録画時は、外部垂直同期信号入力 (VSY1) が基準。 再生時は RCK を計数して得られる内部基準周期が基準。この基準とヘッドスイッチ信号。HSW との位相を比較し、その誤差を PWM2 より出力することにより、HSW-VSY1 間の位相差が 6H (外部遅延分を含め 6.75H) となるように、サーボをかける。 PWM 変換クロック周波数: f _{RCK} PWM 変換ビット数 : 10 ビット PWM 変換周波数 : f _{RCK} /2 ¹⁰

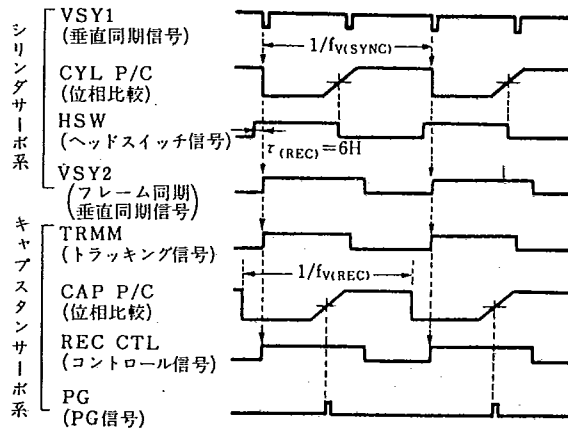
T-77-07-11

■ 端子説明 (つづき)

端子番号	記号	端子名	機能
13	PWM1	シリンダサーボ用系 速度誤差出力	シリンダの回転速度誤差をPWM(パルス幅変調)変換して出力。クロック入力信号(RCK)を計数して得られる内部基準周期を基準とし、シリンダFG入力(FG1)の周期と比較し、その誤差をPWM1から出力することにより、シリンダが所望の回転速度となるようにサーボをかける。 PWM変換クロック周波数: frck PWM変換ビット数: 8ビットまたは9ビット PWM変換周波数: frck/2 ⁸ またはfrck/2 ⁹
14	HSW	ヘッドスイッチ入力	ヘッドスイッチ信号入力。 LSI内部では立下りエッジを検出して、シリンダ位相誤差を取り込む。 周波数: ≈30Hz/NTSC, ≈25Hz/PAL デューティ: 50-50
15	VS Y1	垂直同期信号入力	フィールドまたはフレーム同期の垂直同期信号 (Vertical Signal) 入力。 LSI内部では立下りエッジを検出 周波数: ≈30Hzまたは≈60Hz/NTSC, ≈25Hzまたは≈50Hz/PAL
16	VSC0	CUE/REV	各種動作モード切替入力、動作モード一覧表参照。
17	VSC1	倍速比入力	
18	CREV	CUE/REV 切替入力	正転 (CUE), 反転 (REVIEW) 切替入力 CREV "L" 入力: 正転 "H" 入力: 反転
19	TEST	TEST 入力	テストモード切替信号入力 TEST "L" 入力: ノーマルモード "H" 入力: テストモード (使用しないこと)
20	PREC	PB/REC 切替入力	再生 (PB), 録画 (REC)モード切替信号 PREC "L" 入力: 再生 (PB) "H" 入力: 録画 (REC) ただし、早送り (FF), 巻戻し (REW)モード時は "H" 入力
21	FSP	可変速スローパルス 入力	可変速スロー動作時、VS Y2に同期した所定パルス幅の信号を入力。 このパルス幅時間分、シリンダ位相比較カウンタの内部基準周期を調整することができる。 正極性パルス
22	VS Y2	フレーム同期垂直同期 信号	録画時はVS Y1に同期したフレーム同期垂直同期信号を出力。再生時はシリンダ位相比較カウンタの内部基準に同期したフレーム同期垂直同期信号を出力。 周波数: ≈30Hz/NTSC, ≈25Hz/PAL デューティ: ≈60%

■ タイミング図 / Timing Diagram

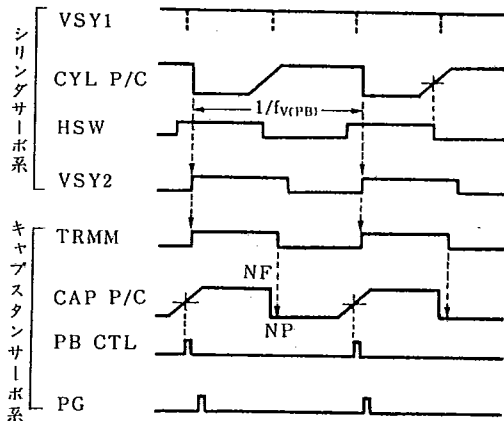
● 記録モードのタイミングチャート
Timing Chart of Recording Mode



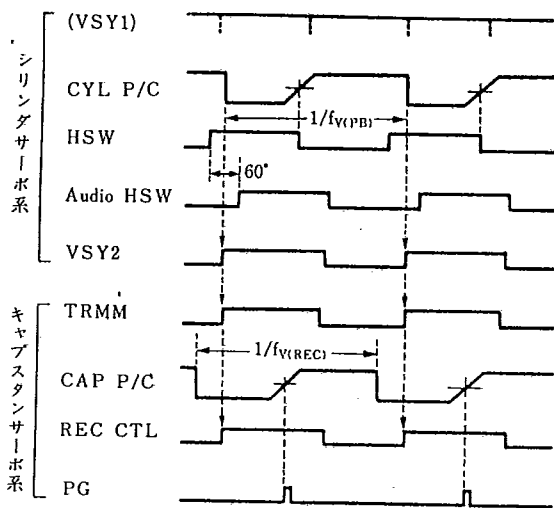
T-77-07-11

● 再生モードのタイミングチャート

Timing Chart of Playback Mode



● FM AUDIO RECモードのタイミングチャート



● つなぎ録り記録モードのタイミングチャート

